



明阳半导体

产品说明

MY9262是16位高精度恒流LED驱动芯片可支持16位自适应脉冲密度调变(APDM)控制、节能功能及可编程256阶电流增益。独特的APDM技术可降低因非对称电流响应造成的损耗,并且大幅提高画面更新率。

MY9262可提供30MHz灰阶时钟输入可使LED得以实现宽范围的调光。MY9262使用4线的串行输入介面,256位的位移寄存器,16位的输出锁存器。串行输入介面使微控制器能控制恒流输出端口藉由四个输入(DI、DCK、LAT和GCK)以及资料输出(DO)。DO使得多个驱动器能够串连在一起操作。

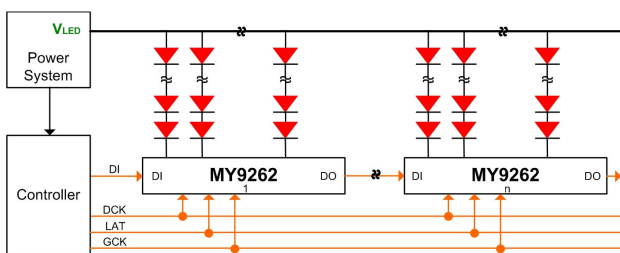
MY9262可在3.3至5.0伏特电压下工作(±10%)。芯片提供16个最大承受电压15伏特的漏极开路高精度恒流55毫安沉入输出,并可藉由一个外接电阻来设定电流的输出大小及可程序化编成64阶。MY9262更提供灰阶数据同步设定及灰阶计数器重置设定功能,可以精准控制画面同步更新,提高画面质量。在驱动高功率LED时,芯片可以支持传统脉冲调变控制,降低电流切换功率损耗,大幅提高发光效能。

MY9262的节能模式使得显示屏在不需显示画面或资讯的时候,能将显示屏耗电降到最低。MY9262简化电路板所需的被动元件而且提供了±1.5%的通道间电流输出精度。其特性还包括了在输出电压变化下的±0.1%的稳定电流输出能力以及30ns的快速电流输出暂态响应。MY9262提供24脚位的SOP/SSOP/TSSOP/QFN封装型式以适用于不同应用需求且可以在-40°C到+85°C的外在环境下工作。

应用

- 室内及户外LED显示板
- 可变资讯看板 (VMS)
- LED点矩阵模块
- 建筑及装饰照明
- 工业照明
- LCD显示背光

典型应用图



2015年7月 版本 3.0

MY9262

16位高精度恒流LED驱动器 内建16位自适应脉冲密度调变控制及节能功能

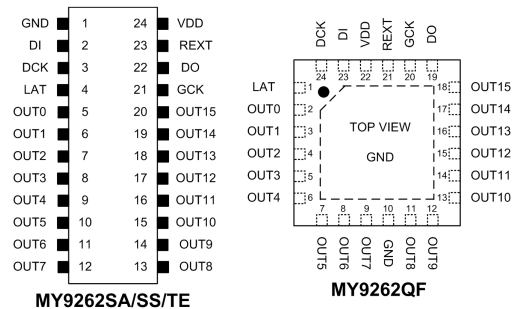
产品特色

- ◆ 3.3 ~ 5.0伏特电源电压(±10%)
- ◆ 2~55毫安 恒流输出范围(在5伏特操作电压)
- ◆ 2~35毫安 恒流输出范围(在3.3伏特操作电压)
- ◆ 可承受之最大输出电压15伏特
- ◆ ±1.5% (一般值) 通道间电流差异值
- ◆ ±3.0% (一般值) 芯片间电流差异值
- ◆ ±0.1% 输出电压变动下的电流偏移量
- ◆ 16位自适应脉冲密度调变控制 (65,536灰阶)
- ◆ 支持16位传统不打散脉冲调变控制
- ◆ 灰阶计数器重置设定
- ◆ 灰阶数据同步设定
- ◆ 具64阶可编程之电流增益功能:范围从17%到200%
- ◆ 支援最大30MHz灰阶时钟频率
- ◆ 快速电流响应
- ◆ 仅需一个外接电阻来设定电流
- ◆ Schmitt trigger 输入
- ◆ 内建电源开启重置
- ◆ -40°C到+85°C的环境温度操作范围

下单资讯

编号	封装资讯	
MY9262SA	SOP24-236mil-1.0mm	2000 pcs/Reel
MY9262SS	SSOP24-150mil-0.635mm	2500 pcs/Reel
MY9262TE	TSSOP24-173mil-0.65mm (Exposed Pad)	2500 pcs/Reel
MY9262QF	QFN24-4mmx4mm-0.5mm	3000 pcs/Reel

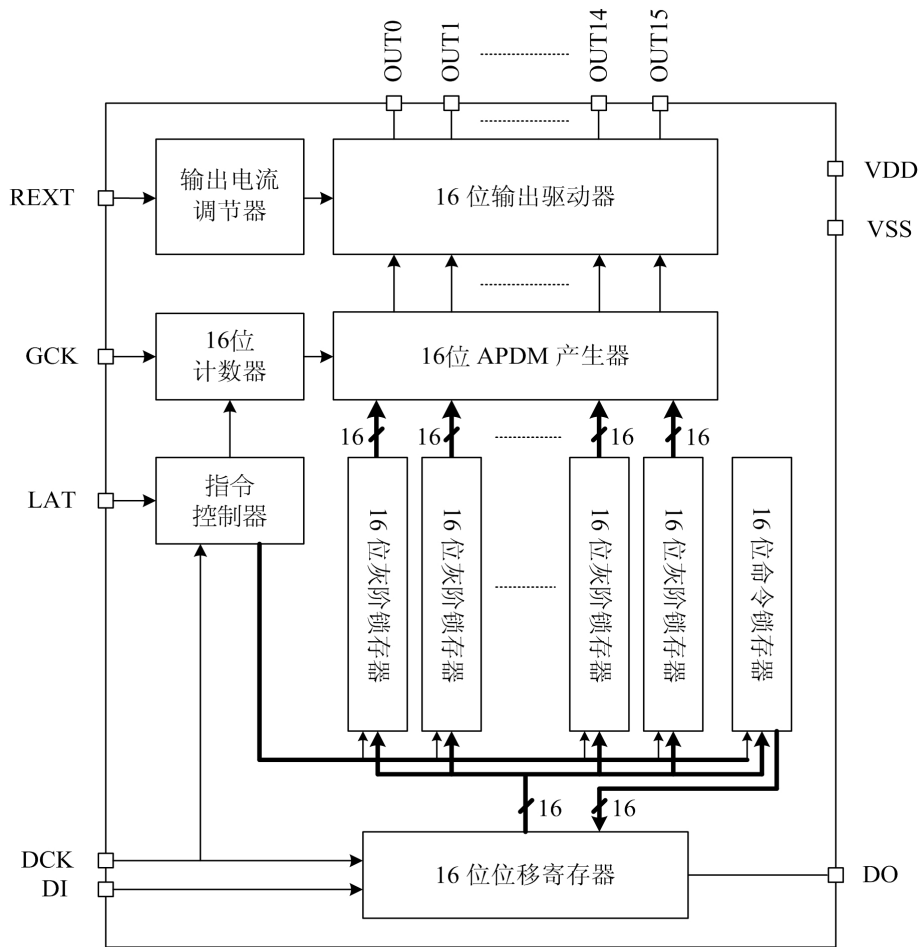
脚位图



明阳半导体

有关报价, 交期, 和下单资讯, 请联络 明阳半导体, 电话 +886-3-560-1668, 或邮寄至 INFO@MY-Semi.com.tw 或莅临 明阳半导体的官方网站 www.MY-Semi.com.tw 或 www.MY-Semi.com

功能方块图

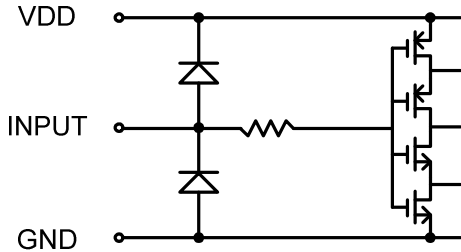


管脚说明

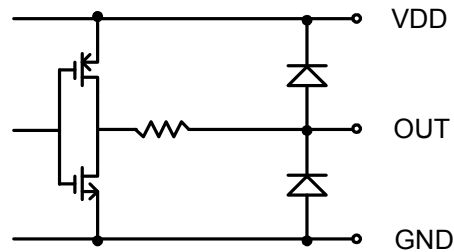
编号.		名称	功能说明
SOP/SSOP	QFN		
1	10	GND	控制逻辑及驱动电流的接地端。
2	23	DI	输入串行数据及模式输入端。
3	24	DCK	资料时钟信号之输入端，资料位移会发生在时钟上升缘。结合 DCK 及 LAT 可执行数据锁存、命令锁存或指定的模式指令。
4	1	LAT	数据锁存及模式输入端。结合 DCK 及 LAT 可执行数据锁存、命令锁存或指定的模式指令。
5~20	2~9,11~18	OUT0~15	恒流输出端。
21	20	GCK	灰阶时钟信号之输入端，计数器计数会发生在时钟上升缘。
22	19	DO	串行数据输出端，可接至下一个驱动器。
23	21	REXT	连接外接电阻之输入端，此外接电阻可设定所有输出通道之输出电流。
24	22	VDD	3.0~5.5V 的电源供应端。

输入及输出等效电路

1. DCK, DI, LAT, GCK 输入端



2. DO 输出端



最大限定范围 (Ta=25°C, Tj(max) = 150°C)

特性	代表符号	最大限定范围	单位
电源电压	VDD	-0.3 ~ 7.0	V
输入端电压	VIN	-0.3 ~ VDD+0.3	V
输出端电流	IOUT	60	mA
输出端耐受电压	VOUT	-0.3 ~ 15	V
资料时钟频率	FDCK	30	MHz
灰阶时钟频率	FGCK	30	MHz
接地端电流	IGND	960	mA
热阻值(On 4-Layers PCB)	Rth(j-a)	53.2 (SA:SOP-236mil-1.0mm)	°C/W
		70.5 (SS:SSOP-150mil-0.635mm)	
		31 (TE:TSSOP-173mil-0.65mm)	
		36.9 (QF:QFN24-4mmx4mm)	
IC 工作时的环境温度	Top	-40 ~ 85	°C
IC 储存时的环境温度	Tstg	-55 ~ 150	°C

(1) 操作在这些规定值之上也许会造成元件永久的损伤。在绝对的最大条件之下延长操作期限也许会降低元件的可靠性。这些仅是部分的规定值，并且不支持在规格之外的其他条件的功能操作。

(2) 所有电压值是以接地端做为参考点。

直流特性(VDD = 5.0 V, Ta = 25°C unless otherwise noted)

特性	代表符号	量测条件	最小值	一般值	最大值	单位
输入端电压 高电平准位	VIH	CMOS 逻辑准位	0.7VDD	—	VDD	V
输入端电压 低电平准位	VIL	CMOS 逻辑准位	GND	—	0.3VDD	
输出端漏电流	ILK	VOUT = 15 V	—	—	0.1	uA
输出电压(DO)	VOL	IOL = 1 mA	—	—	0.4	V
	VOH	IOH = 1 mA	VDD-0.4	—	—	
电流偏移量 (通道间)*1	dIOUT1	VOUT = 1.0 V Rrest = 560 Ω	—	±1.5	±3	%
电流偏移量 (芯片间)*2	dIOUT2		—	±3	±6	%
电流偏移量 (通道间)*1	dIOUT3	VOUT = 1.0 V Rrest = 7 KΩ	—	±1.5	±3	%
电流偏移量 (芯片间)*2	dIOUT4		—	±3	±6	%
电流偏移量 vs. 输出电压*3	% / VOUT	Rrest = 560 Ω VOUT = 1 V ~ 3 V	—	—	±0.1	% / V
电流偏移量 vs. 电源电压*4	% / VDD	Rrest = 560 Ω VDD = 3 V ~ 5.5 V	—	±0.6	±1	
电压源输出电流 *5	IDD1(off)	Rrest = 未接 所有输出关闭	1.0	1.4	2.5	mA
	IDD2(off)	输入信号固定 Rrest = 7 KΩ 所有输出关闭	1.0	1.5	3.0	
	IDD1(on)	输入信号固定 Rrest = 7 KΩ 所有输出打开	1.0	1.6	3.0	
	IDD3(off)	输入信号固定 Rrest = 560 Ω 所有输出关闭	2.0	3.7	5.0	
	IDD2(on)	输入信号固定 Rrest = 560 Ω 所有输出打开	2.0	3.8	5.0	

*1 通道间电流偏移量的公式定义如下:

$$\Delta(\%) = \left[\frac{I_{out_n}}{(I_{out_0} + I_{out_1} + \dots + I_{out_{15}})} - 1 \right] * 100\%$$

*2 芯片间电流偏移量的公式定义如下:

$$\Delta(\%) = \left[\frac{(I_{out_0} + I_{out_1} + \dots + I_{out_{15}}) - (Ideal\ Output\ Current)}{16 \cdot (Ideal\ Output\ Current)} \right] * 100\%$$

*3 输出电流对输出电压变化的偏移量公式定义如下:

$$\Delta(\%/V) = \left[\frac{I_{out_n}(@V_{out_n} = 3V) - I_{out_n}(@V_{out_n} = 1V)}{I_{out_n}(@V_{out_n} = 3V)} \right] * \frac{100\%}{3V - 1V}$$

*4 输出电流对电源电压变化的偏移量公式定义如下:

$$\Delta(\%/V) = \left[\frac{I_{out_n}(@V_{DD} = 5.5V) - I_{out_n}(@V_{DD} = 3V)}{I_{out_n}(@V_{cc} = 3V)} \right] * \frac{100\%}{5.5V - 3V}$$

*5 输出输入除外.

直流特性(VDD = 3.3 V, Ta = 25°C unless otherwise noted)

特性	代表符号	量测条件	最小值	一般值	最大值	单位
输入端电压 高电平准位	VIH	CMOS 逻辑准位	0.7VDD	—	VDD	V
输入端电压 低电平准位	VIL	CMOS 逻辑准位	GND	—	0.3VDD	
输出端漏电流	ILK	VOUT = 15 V	—	—	0.1	uA
输出电压(DO)	VOL	IOL = 1 mA	—	—	0.4	V
	VOH	IOH = 1 mA	VDD-0.4	—	—	
电流偏移量 (通道间)*1	dIOUT1	VOUT = 1.0 V Rrest = 560 Ω	—	±1.5	±3	%
电流偏移量 (芯片间)*2	dIOUT2		—	±3	±6	%
电流偏移量 (通道间)*1	dIOUT3	VOUT = 1.0 V Rrest = 7 KΩ	—	±1.5	±3	%
电流偏移量 (芯片间)*2	dIOUT4		—	±3	±6	%
电流偏移量 vs. 输出电压*3	% / VOUT	Rrest = 560 Ω VOUT = 1 V ~ 3 V	—	—	±0.1	% / V
电流偏移量 vs. 电源电压*4	% / VDD	Rrest = 560 Ω VDD = 3 V ~ 5.5 V	—	±0.7	±1	
电压源输出电流*5	IDD1(off)	Rrest = 未接 所有输出关闭	1.0	1.3	2.5	mA
	IDD2(off)	输入信号固定 Rrest = 7 KΩ 所有输出关闭	1.0	1.4	2.5	
	IDD1(on)	输入信号固定 Rrest = 7 KΩ 所有输出打开	1.0	1.8	2.5	
	IDD3(off)	输入信号固定 Rrest = 560 Ω 所有输出关闭	2.5	3.6	5	
	IDD2(on)	输入信号固定 Rrest = 560 Ω 所有输出打开	2.5	3.7	5	

*1 通道间电流偏移量的公式定义如下:

$$\Delta(\%) = \left[\frac{I_{out_n}}{(I_{out_0} + I_{out_1} + \dots + I_{out_{15}})} - 1 \right] * 100\%$$

*2 芯片间电流偏移量的公式定义如下:

$$\Delta(\%) = \left[\frac{(I_{out_0} + I_{out_1} + \dots + I_{out_{15}}) - (Ideal\ Output\ Current)}{16 \cdot (Ideal\ Output\ Current)} \right] * 100\%$$

*3 输出电流对输出电压变化的偏移量公式定义如下:

$$\Delta(\%/V) = \left[\frac{I_{out_n}(@V_{out_n} = 3V) - I_{out_n}(@V_{out_n} = 1V)}{I_{out_n}(@V_{out_n} = 3V)} \right] * \frac{100\%}{3V - 1V}$$

*4 输出电流对电源电压变化的偏移量公式定义如下:

$$\Delta(\%/V) = \left[\frac{I_{out_n}(@V_{DD} = 5.5V) - I_{out_n}(@V_{DD} = 3V)}{I_{out_n}(@V_{cc} = 3V)} \right] * \frac{100\%}{5.5V - 3V}$$

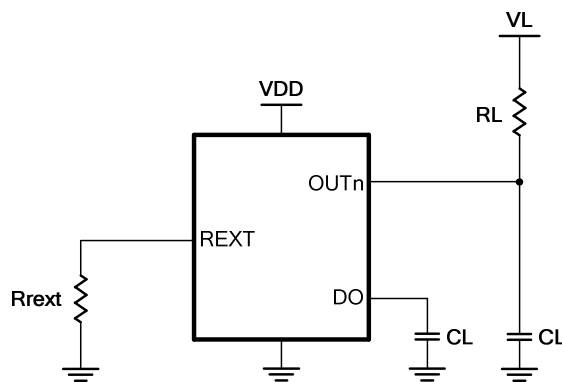
*5 输出输入除外.

动态特性 (VDD = 5.0V, Ta = 25°C unless otherwise noted)

特性		代表符号	量测条件	最小值	一般值	最大值	单位
延迟时间 (‘低’ to ‘高’)	GCK-to-OUT0	tpLH1	VIH = VDD VIL = GND Rrest = 560 Ω VL = 5.0 V RL = 150 Ω CL = 13 pF	—	18.5	20	ns
	LAT-DO	tpLH2		—	—	—	
	DCK-DO	tpLH3		—	14	20	
延迟时间 (‘高’ to ‘低’)	GCK-to-OUT0	tpHL1		—	22.5	25	
	LAT-DO	tpHL2		—	—	—	
	DCK-DO	tpHL3		—	13	20	
脉波宽度	LAT	tw(LAT)		50			
	GCK	tw(GCK)		15			
	DCK	tw(DCK)		15			
建立时间	LAT	tsu(LAT)		5			
	DI	tsu(D)		3			
保持时间	LAT	th(LAT)		20			
	DI	th(D)		4			
指令保持时间		th(CM)		20			
DO 的爬升时间		tr(DO)			6.8		
DO 的下降时间		tf(DO)		6.6			
电流输出的爬升时间		tor	—	11	—		
电流输出的下降时间		tof	—	11	—		
电流输出延迟时间(OUT _(n) -to-OUT _(n+8))		tod	—		—		
资料时钟频率		F _{DCK}			30	MHz	
灰阶时钟频率		F _{GCK}			33		

动态特性 (VDD = 3.3V, Ta = 25°C unless otherwise noted)

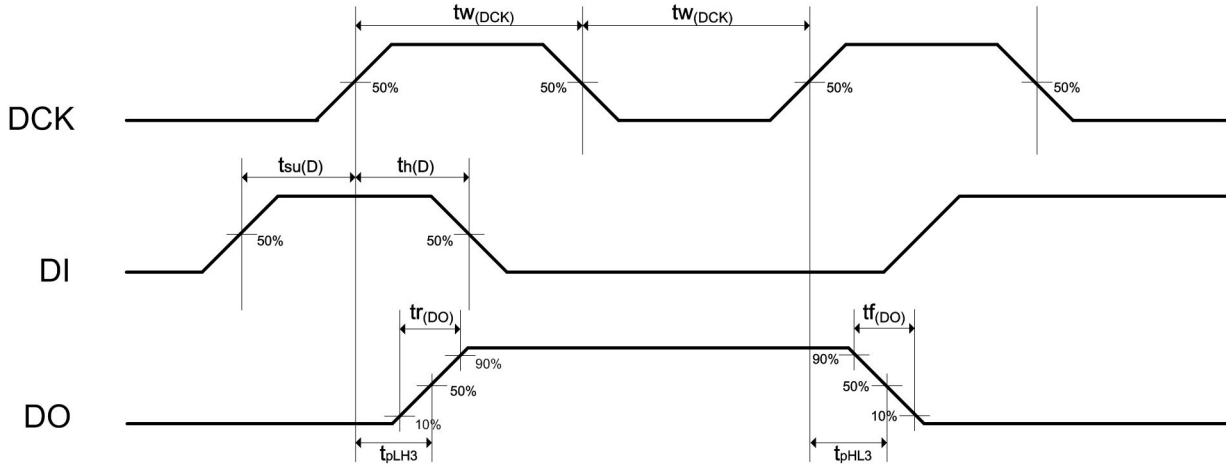
特性		代表符号	量测条件	最小值	一般值	最大值	单位
延迟时间 (‘低’ to ‘高’)	GCK-to-OUT0	tpLH1	VIH = VDD VIL = GND R _{rext} = 560 Ω VL = 5.0 V RL = 150 Ω CL = 13 pF	—	24	28	ns
	LAT-DO	tpLH2		—			
	DCK-DO	tpLH3		—	21	25	
延迟时间 (‘高’ to ‘低’)	GCK-to-OUT0	tpHL1		—	34.5	40	
	LAT-DO	tpHL2		—			
	DCK-DO	tpHL3		—	18	25	
脉波宽度	LAT	tw(LAT)		50			
	GCK	tw(GCK)		20			
	DCK	tw(DCK)		20			
建立时间	LAT	tsu(LAT)		5			
	DI	tsu(D)		3			
保持时间	LAT	th(LAT)		20			
	DI	th(D)		4			
指令保持时间		th(CM)		20			
DO 的爬升时间		tr(DO)			10.5		
DO 的下降时间		tf(DO)		12.5			
电流输出的爬升时间		tor	—	14	—		
电流输出的下降时间		tof	—	20	—		
电流输出延迟时间(OUT _(n) -to-OUT _(n+8))		tod	—		—		
资料时钟频率		F _{DCK}			25	MHz	
灰阶时钟频率		F _{GCK}			20		



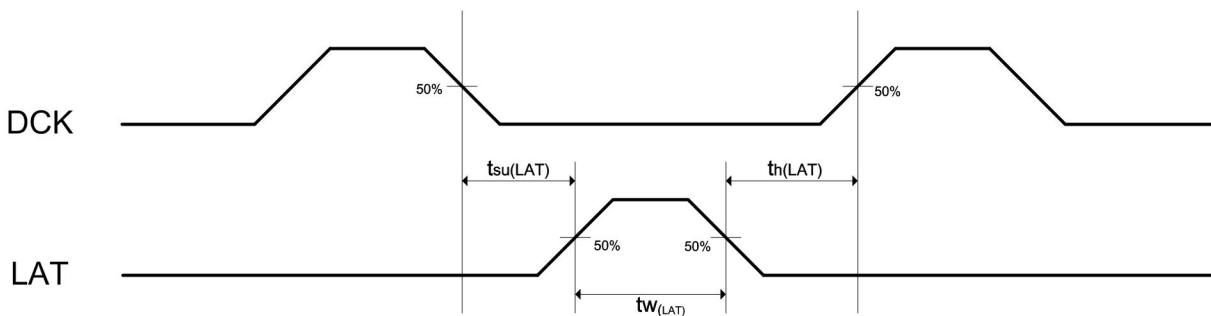
动态特性量测电路

时序图

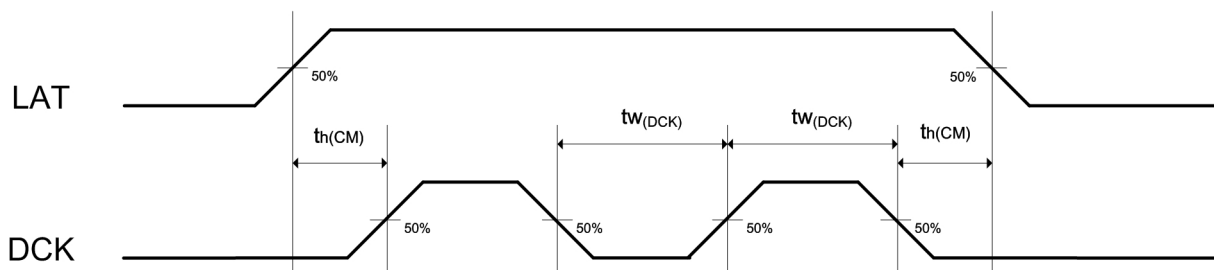
1. DCK-DI, DO



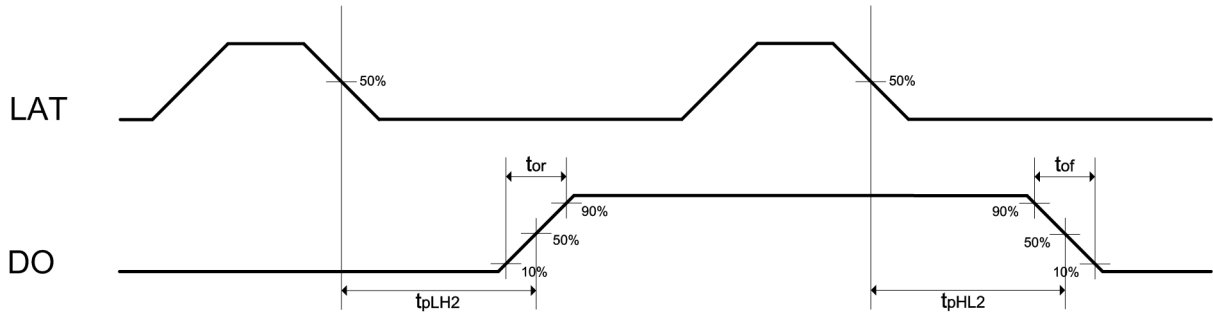
2. DCK-LAT



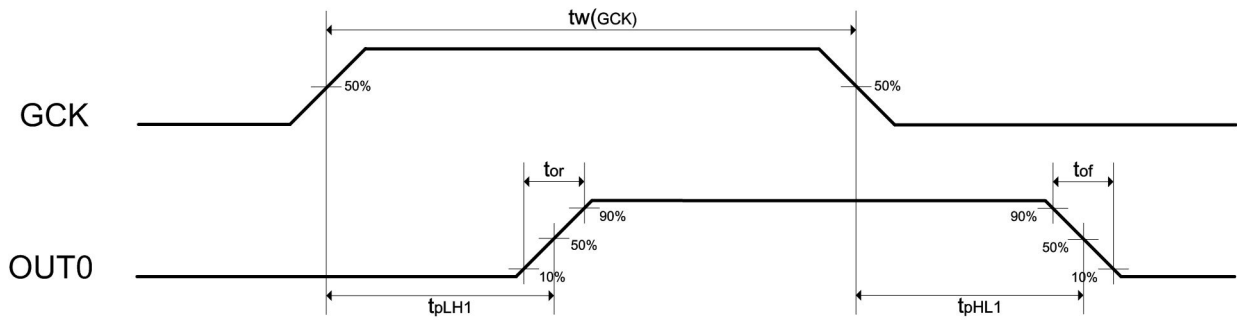
3. LAT-DCK (Instruction)



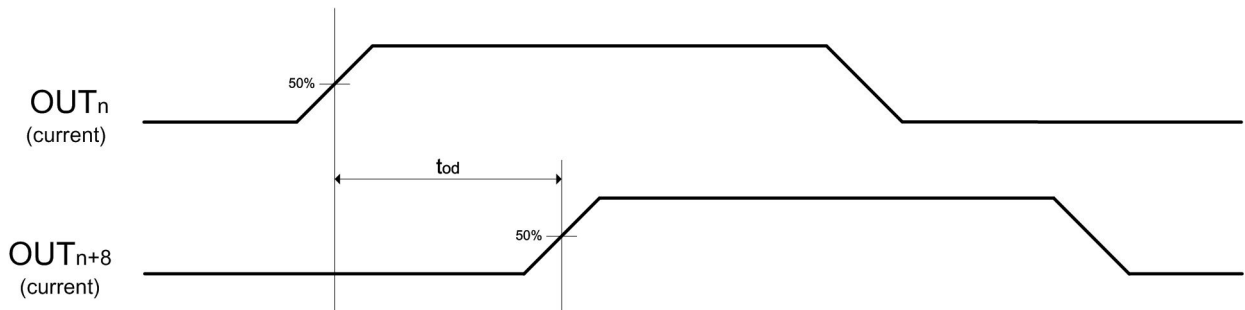
4. LAT-DO



5. GCK-OUT0



6. OUT_n - OUT_{n+8}



快速的暂态响应

MY9262 支持快速的暂态响应使得 LED 显示屏能够达到高解析度的影像。30 奈秒的 GCK 脉波宽度可以转换成一完整的电压输出波型。

调整输出电流

恒流的大小是被跨接于 REXT 和地的外接电阻所决定。电流值的大小可以用以下的公式做计算：

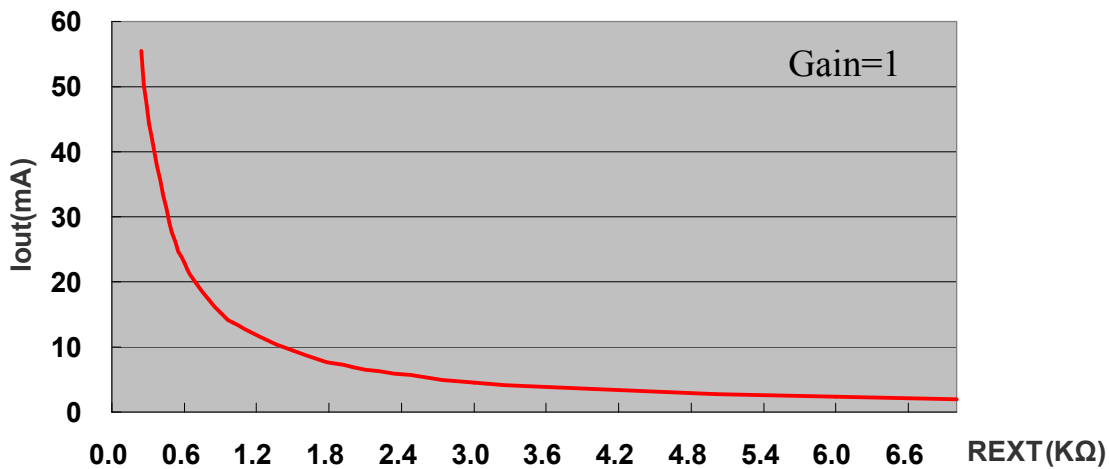
$$I_{out}(mA) = \frac{14}{R_{ext} (K\Omega)} \times Gain$$

R_{ext} 是一跨接于 REXT 和 GND 之间的电阻。

Gain 是整体电流增益调整参数，请参考第 16 页。

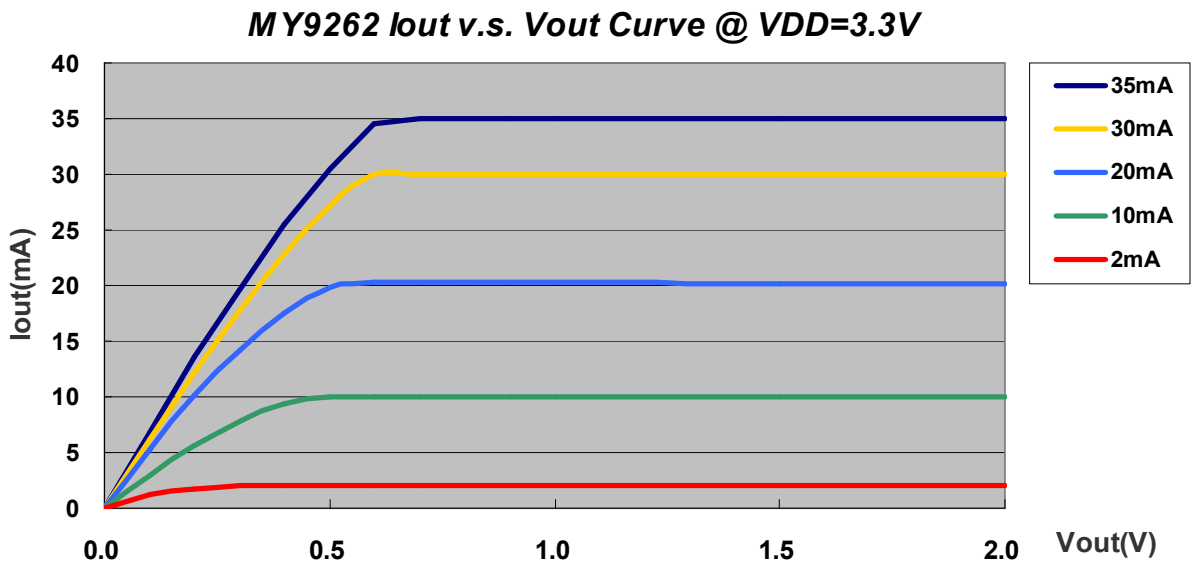
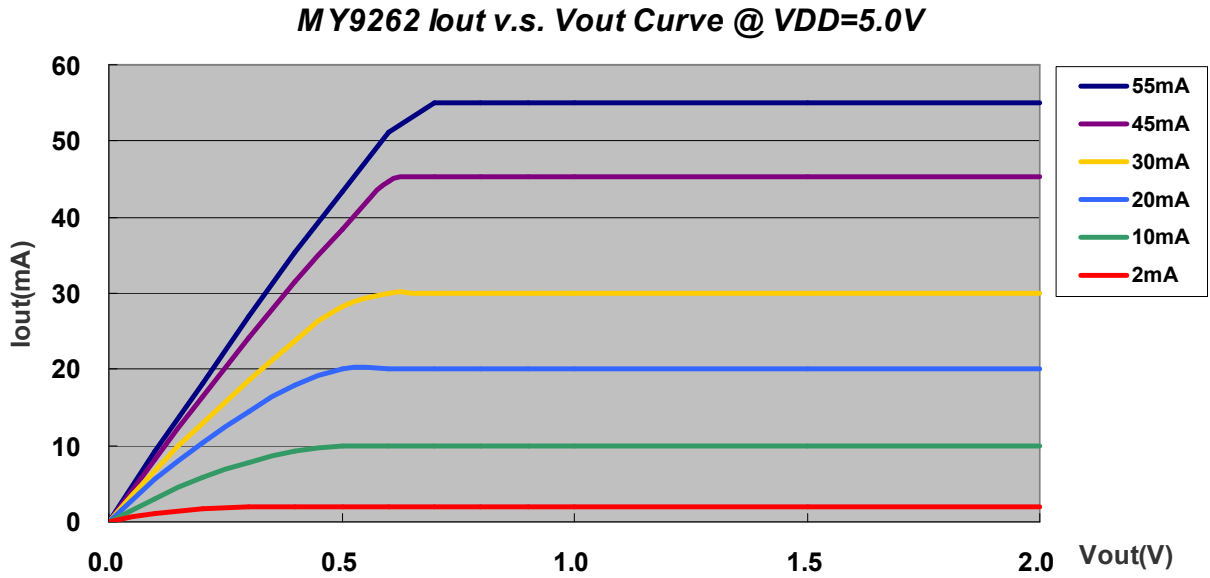
例如：I_{out} 是约 25mA 当 R_{ext}=560 Ω

MY9262 I_{out} v.s. R_{ext} Curve

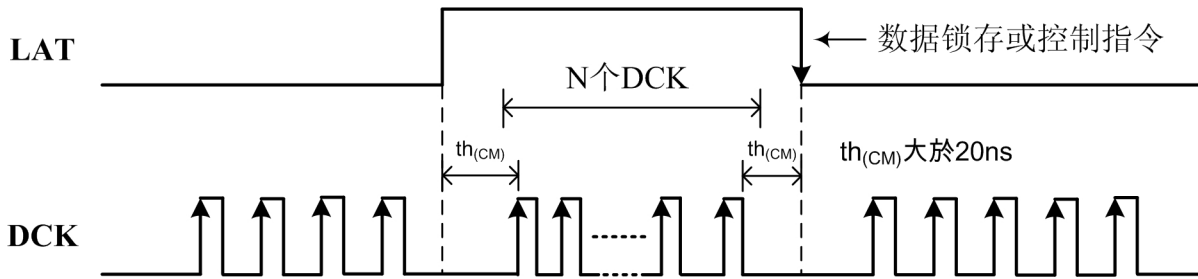


恒流输出特性

输出电流几乎不会受到输出电压的影响而有所变动，因此 MY9262 在不同的 LED 正向电压下仍能够提供精准的恒流输出，下图描述了如何设计适当的输出电压以达到最佳的恒流特性。

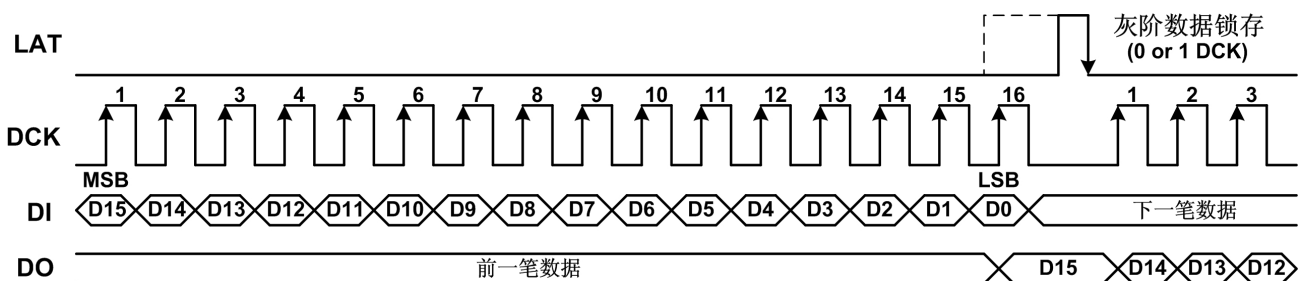


控制指令

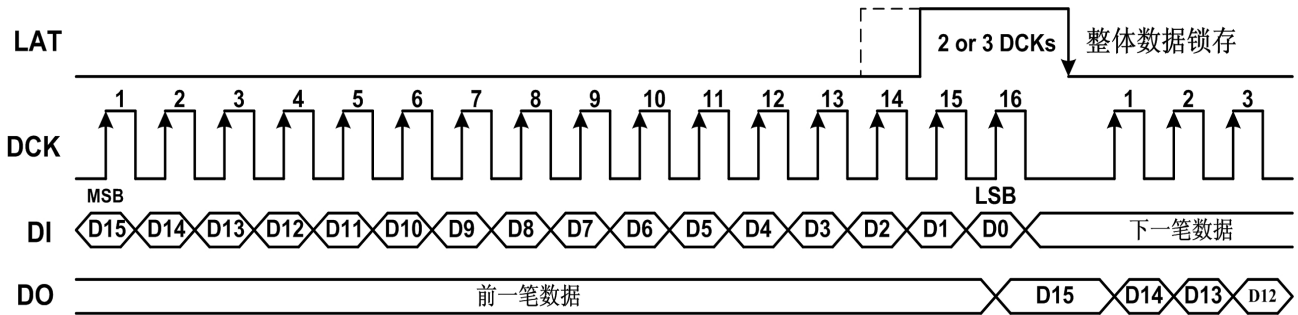


指令	LAT 维持高准位时包含 DCK 上升缘数目	功能说明
灰阶数据锁存	0 or 1	将灰阶数据传入灰阶锁存器中, 此时恒流输出端不会更新新的灰阶画面。
整体数据锁存	2 or 3	将灰阶数据从灰阶锁存器传入 APDM 产生器中, 此时恒流输出端显示新的灰阶画面。
读取命令锁存器数据	4 or 5	将命令数据从命令锁存器读出至灰阶锁存器中, 命令数据可从串行数据输出端(DO)依序传出
命令数据 写入命令锁存器	10 or 11	将命令数据从位移寄存器传入命令锁存器中
重置 APDM/PWM 计数器	12 or 13	当 CMD[11] 设定为 1 时, 此控制指令可重置 APDM/PWM 计数器, 控制画面同步产生

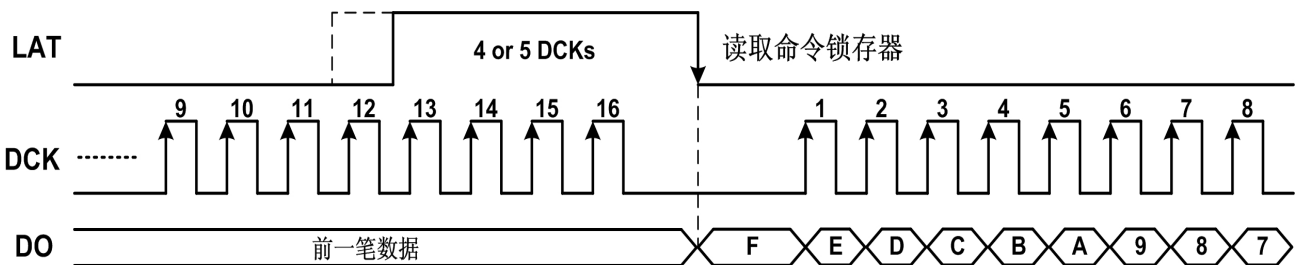
灰阶数据锁存



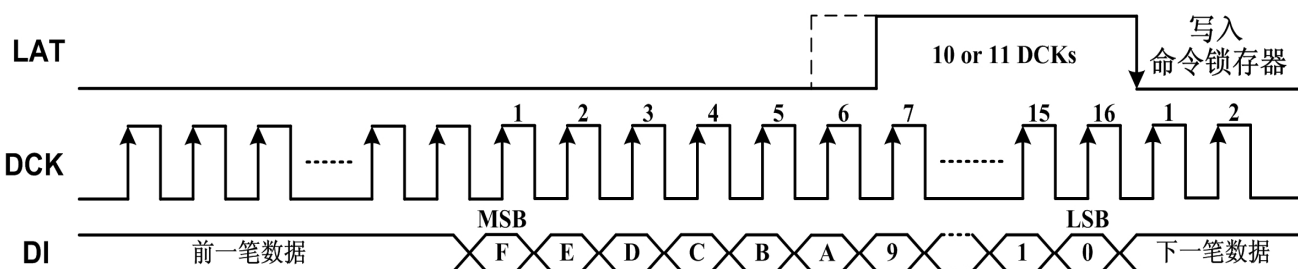
整体数据锁存



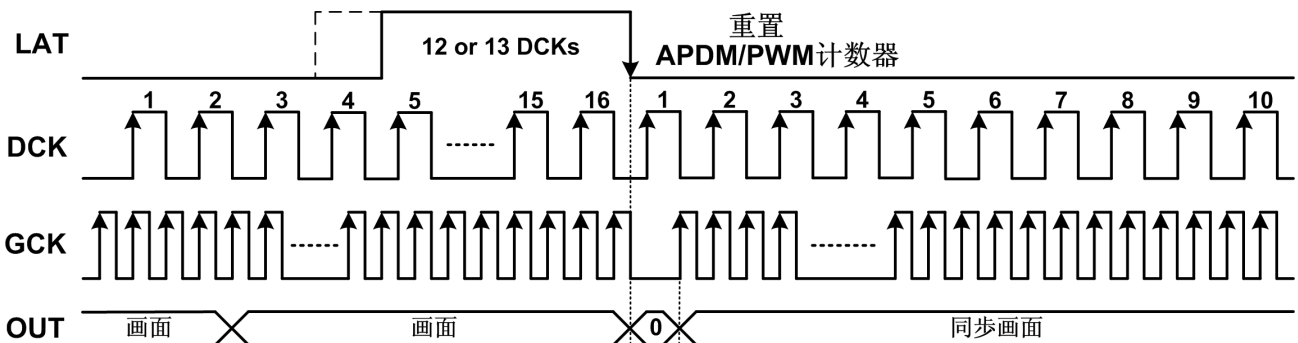
读取命令锁存器数据



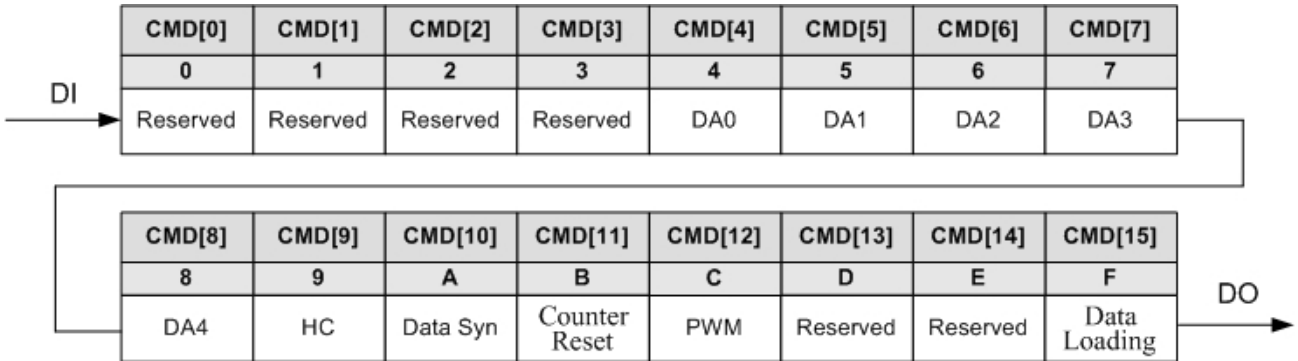
命令数据写入命令锁存器



重置 APDM/PWM 计数器 (设定 CMD[11]="1")

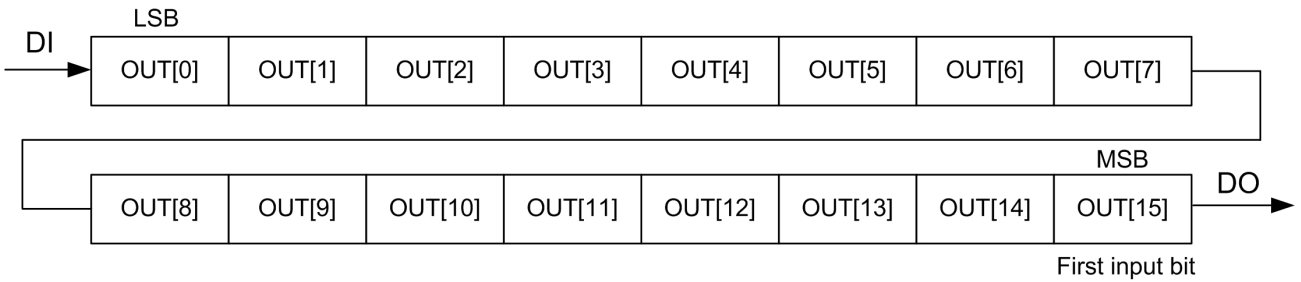


命令数据格式



命令位	初始值	设定值	功能	说明
CMD[15]	1' b0	1' b0	模式 0	数据传送格式: 15 个灰阶数据锁存 + 1 个整体数据锁存
		1' b1	模式 1	数据传送格式: 16 个灰阶数据锁存 + 1 个整体数据锁存
CMD[14:13]	2' b00	2' b00	保留	请全填" 0"
CMD[12]	1' b0	1' b0	APDM 模式	设定 PWM 或 APDM 模式: 当 CMD[12]=1' b0 => APDM 模式 当 CMD[12]=1' b1 => PWM 模式
		1' b1	PWM 模式	
CMD[11]	1' b0	1' b0	关闭	关闭
		1' b1	打开	当 LAT 维持高准位且包含 12 或 13 个 DCK 上升缘时, 可执行重置 APDM/PWM 计数器指令
CMD[10]	1' b0	1' b0	自动同步	当芯片接收到整体数据锁存指令时, 必须等待前一笔灰阶数据显示完成才更新画面数据
		1' b1	手动同步	当芯片接收到整体数据锁存指令时, 立即更新画面数据
CMD[9:4]	6' b101011	6' b000000~ 6' b111111	电流增益调整	6 位整体电流增益调整(设定 64 阶电流增益)
CMD[3:0]	4' b0000	4' b0000	保留	请全填" 0"

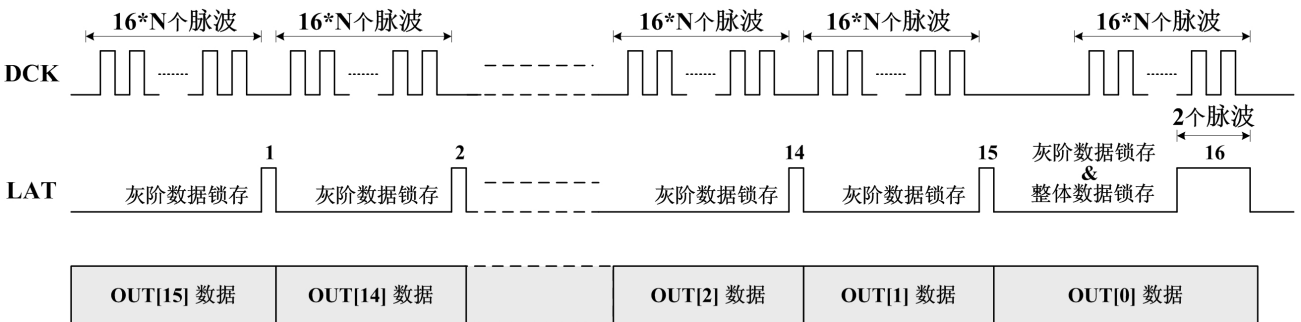
灰阶数据格式



依据上图描述的格式，16 位 APDM/PWM 灰阶数据被传入 16 位位移寄存器中。最先传入的位为最高有效位(MSB)。

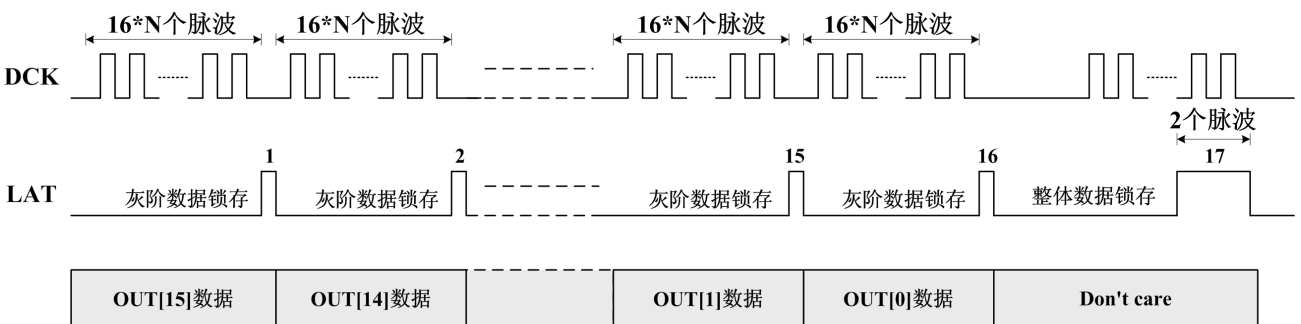
灰阶数据传输协议

模式 0 (设定 CMD[15]= 0)



这个数据传输设定包含 15 个灰阶数据锁存讯号及 1 个整体数据锁存讯号。第 1 个灰阶锁存讯号将 16 位数据传入 16 位灰阶锁存器，提供第 15 个恒流输出端(OUT15)使用。最后 1 个整体数据锁存讯号会将 16 位数据传入 16 位灰阶锁存器，提供第 0 个恒流输出端(OUT0)使用，同时将全部的灰阶数据传入 APDM/PWM 产生器中。N 代表 MY9262 串接颗数。

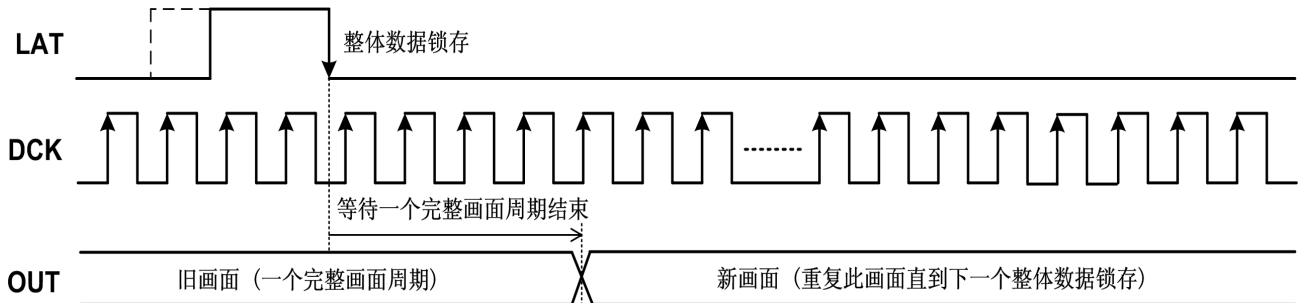
模式 1 (设定 CMD[15]= 1)



这个数据传输设定包含 16 个灰阶数据锁存讯号及 1 个整体数据锁存讯号。第 1 个灰阶锁存讯号将 16 位数据传入 16 位灰阶锁存器，提供第 15 个恒流输出端(OUT15)使用。最后 1 个整体数据锁存讯号会将全部的灰阶数据传入 APDM/PWM 产生器中，但是这个整体数据锁存讯号不会锁存任何数据至灰阶锁存器。N 代表 MY9262 串接颗数。

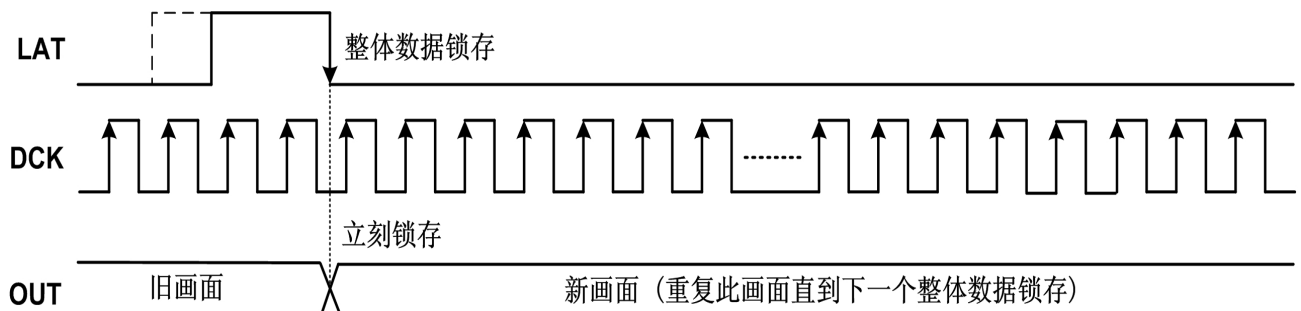
数据同步

自动同步 (设定 $CMD[10]=0$)



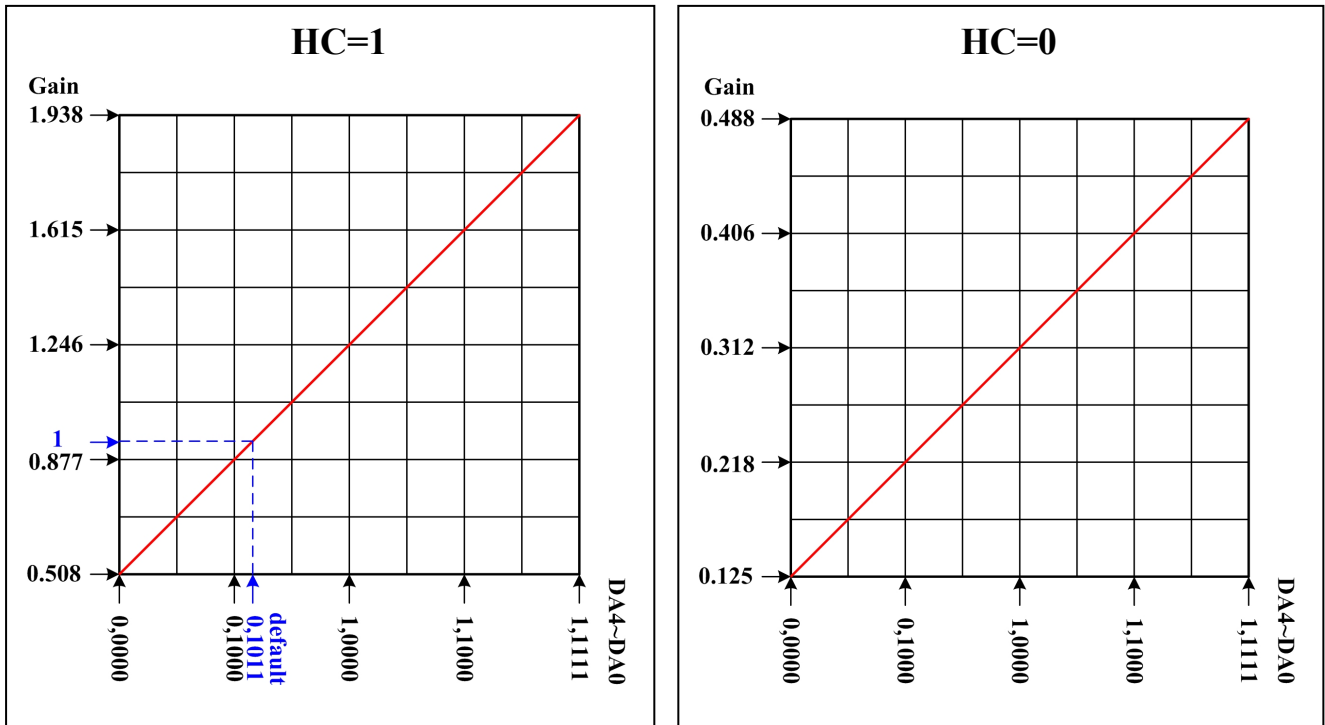
MY9262 可以使用自动同步功能，减小在更新画面时的灰阶损失。当命令位 $CMD[10]$ 设定为 0 时，自动同步功能将在整体数据锁存讯号之后自动执行。在整体数据锁存讯号之后，必须等待上一笔灰阶周期完成，才会更新新的画面。因此每个画面可以保持固定的画面周期及完整的灰阶影像。在这个模式下，控制器只要提供一个持续的 GCK 讯号，芯片会自动计算所需的画面周期。

手动同步 (设定 $CMD[10]=1$)



当命令位 $CMD[10]$ 设定为 1 时，在整体数据讯号之后，芯片将立刻更新画面数据。因此上一笔画面可能因为未完整的画面周期造成画面失真。在这个模式下，控制器必须小心计算 GCK 数目，设定一完整画面周期(65536 GCK 时间)。

整体电流增益调整 (G.C.C)



MY9262 提供 6 位整体电流增益调整，可设定 64 阶电流增益，GCC 位定义如下：

F	E	D	C	B	A	9	8	7	6	5	4	3	2	1	0
—	—	—	—	—	—	HC	DA4	DA3	DA2	DA1	DA0	—	—	—	—

电流增益 Gain 与 GCC 位的关系，公式如下：

HC=1, $Gain = (3 \times D + 33) / 65$, 增益范围从 0.508 到 1.938

HC=0, $Gain = (3 \times D + 32) / 256$, 增益范围从 0.125 到 0.488

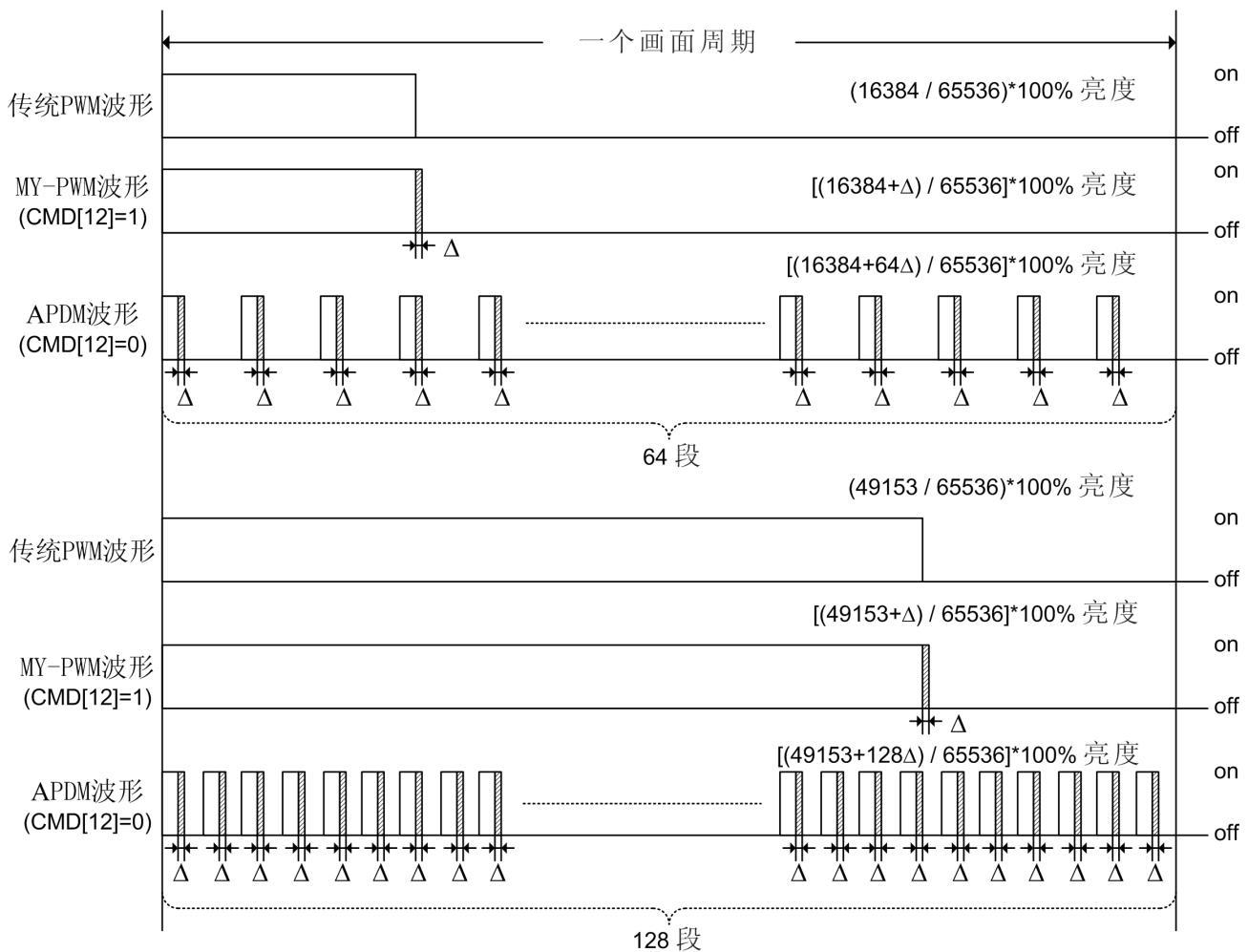
参数 $D = DA4 \times 2^4 + DA3 \times 2^3 + DA2 \times 2^2 + DA1 \times 2^1 + DA0 \times 2^0$

举例来说，HC=1 且 $DA[4:0]=5'b11000$

则参数 $D = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 0 \times 2^0 = 24$

且电流增益 $Gain = (3 \times 24 + 33) / 65 = 1.615$

自适应脉冲密度调变



APDM 独特技术可降低因非对称电流响应造成的损耗，并且大幅提高画面更新率。自适应脉冲密度调变可以自动侦测输入灰阶数据来调整输出电流波形，当全部输出端都操作在高灰阶条件(灰阶分辨率大于等于 50%)下，恒流输出波形将被分割成 128 段，此方法可增加高灰阶画面更新率。当全部输出端都操作在低灰阶条件(灰阶分辨率小于 50%)下，恒流输出波形将被分割成 64 段，可以降低非对称电流响应造成的损耗。此外，APDM 技术更采用 Δ 宽度校正功能 ($\Delta \neq 0$) 来补偿非理想恒流瞬时响应造成的亮度损耗。

当 CMD[12] 设定成 0 时，恒流输出波形为 APDM 型式。

当 CMD[12] 设定成 1 时，恒流输出波形为传统 PWM 型式，这个不打散输出波形适合用来驱动高亮度 LED 芯片，降低亮度损耗。

封装散热功率

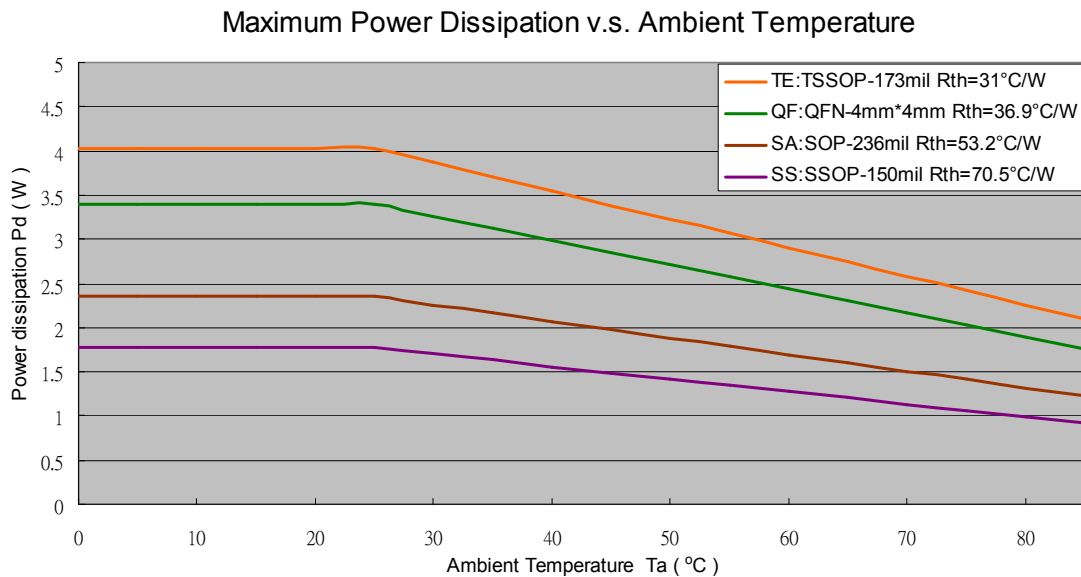
当 16 个输出被打开时，芯片的实际消耗功率是以下的公式决定：

$$PD (practical) = V_{DD} \times I_{DD} + V_{out(0)} \times I_{out(0)} \times Duty_{(0)} + \dots + V_{out(N)} \times I_{out(N)} \times Duty_{(N)}, \text{ where } N=1 \text{ to } 15$$

为了在安全的条件下操作，芯片的功率消耗必须小于最大容许功率，而这功率是由环境温度以及封装型式所决定，最大功率消耗的公式如下：

$$PD (max) = \frac{T_j(max)(^{\circ}C) - T_a(^{\circ}C)}{R_{th(j-a)}(^{\circ}C/Watt)}$$

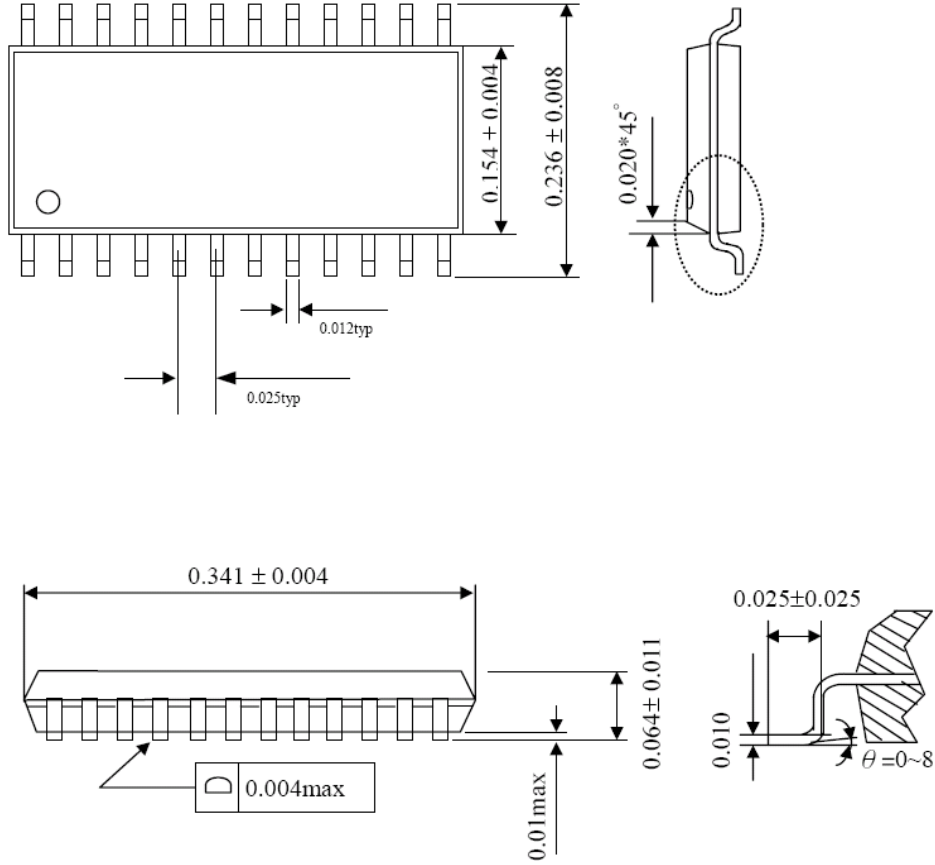
PD(最大值)会随着环境温度上升而下降，因此需要根据封装型式和环境温度小心的设计操作条件，下面的图表描述了四种不同封装在最大消耗功率和环境温度的关系：



封装示意图

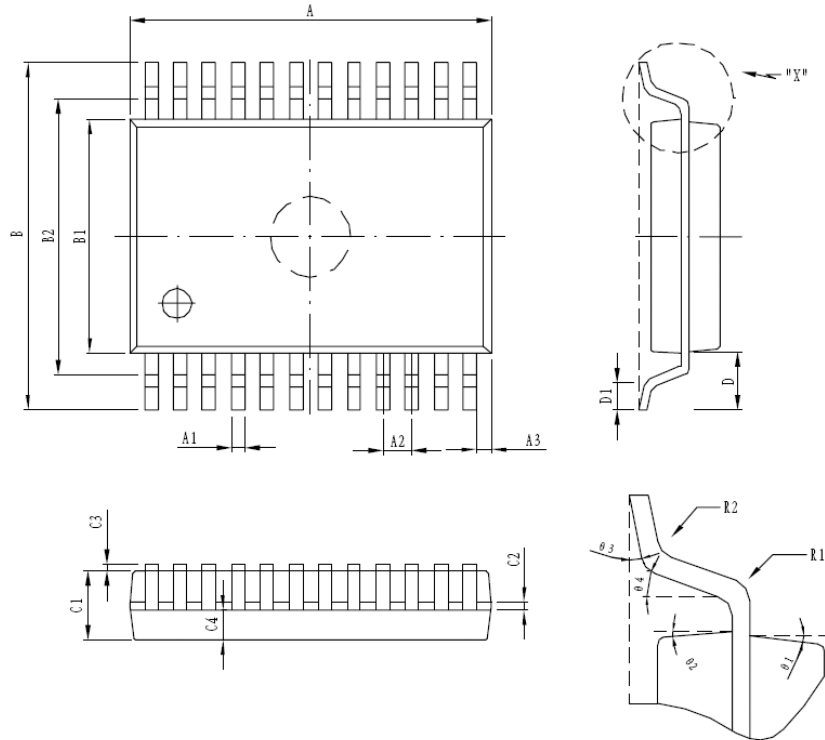
SSOP-150mil-0.635mm

单位: inch



封装示意图

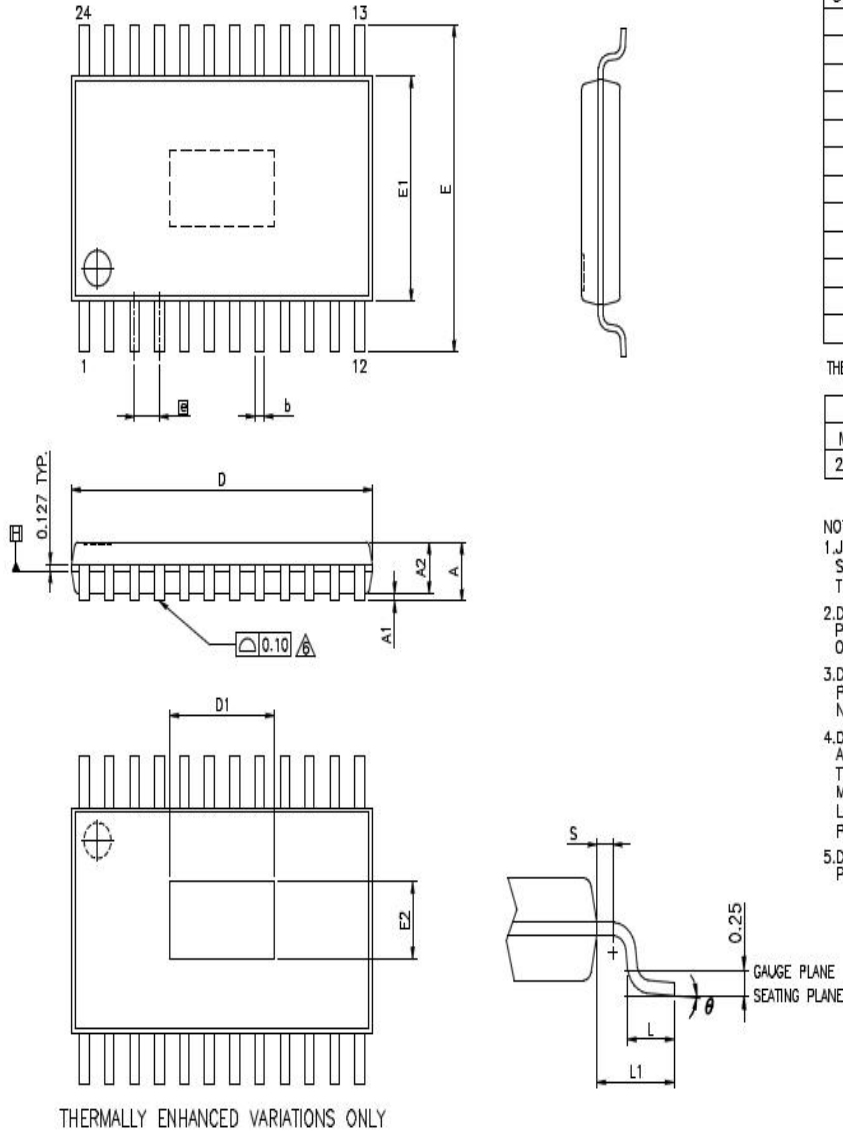
SOP-236mil-1.0mm



SYMBOL	DIMENSION(mm)		SYMBOL	DIMENSION(mm)	
	MIN.	MAX.		MIN.	MAX.
A	12.9	13.1	C3	0.05	0.2
A1	0.30	0.50	C4	0.80TYP	
A2	1.00TYP		D	0.95TYP	
A3	0.8TYP		D1	0.33	0.73
B	7.60	8.20	R1	0.2TYP	
B1	5.90	6.10	R2	0.2TYP	
B2			θ1	8°TYP	
C		2.20	θ2	10°TYP	
C1	1.70	1.90	θ3	4°TYP	
C2	0.15	0.30	θ4	5°TYP	

封装示意图

TSSOP-173mil-0.65mm



VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	NOM.	MAX.
A	-	-	1.20
A1	0.00	-	0.15
A2	0.80	1.00	1.05
b	0.19	-	0.30
D	7.70	7.80	7.90
E1	4.30	4.40	4.50
E	6.40 BSC		
e	0.65 BSC		
L1	1.00 REF		
L	0.45	0.60	0.75
S	0.20	-	-
θ	0°	-	8°

THERMALLY ENHANCED DIMENSIONS(SHOWN IN MM)

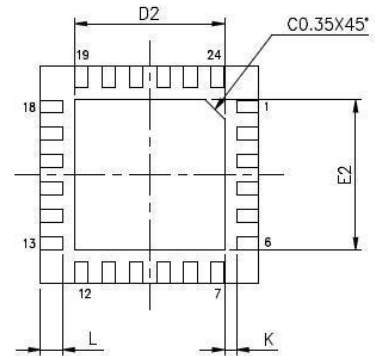
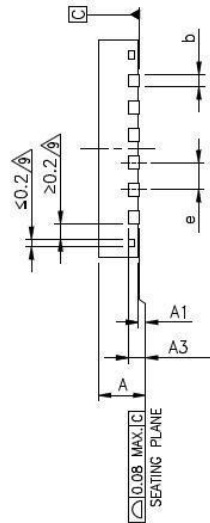
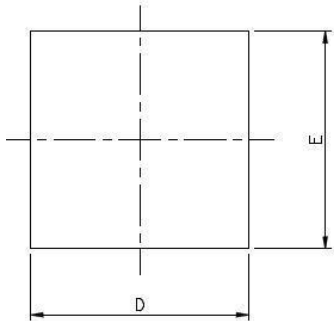
E2		D1	
MIN.	MAX.	MIN.	MAX.
2.28	2.85	3.70	4.62

NOTES:

1. JEDEC OUTLINE :
STANDARD : MO-153 AD REV.F
THERMALLY ENHANCED : MO-153 ADT REV.F
2. DIMENSION 'D' DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.15 PER SIDE.
3. DIMENSION 'E1' DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 PER SIDE.
4. DIMENSION 'b' DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 MM TOTAL IN EXCESS OF THE 'b' DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OF THE FOOT. MINIMUM SPACE BETWEEN PROTRUSION AND ADJACENT LEAD IS 0.07 MM.
5. DIMENSIONS 'D' AND 'E1' TO BE DETERMINED AT DATUM PLANE □.

封装示意图

QFN24-4mm x 4mm



JEDEC OUTLINE	MO-220		
PKG CODE	WQFN(X424)		
SYMBOLS	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.20 REF.		
b	0.18	0.25	0.30
D	4.00 BSC		
E	4.00 BSC		
e	0.50 BSC		
K	0.20	—	—

NOTES :

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.15mm AND 0.30mm FROM THE TERMINAL TIP. IF THE TERMINAL HAS THE OPTIONAL RADIUS ON THE OTHER END OF THE TERMINAL, THE DIMENSION b SHOULD NOT BE MEASURED IN THAT RADIUS AREA.
3. BILATERAL COPLANARITY ZONE APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.

E2			D2			L			LEAD FINISH		JEDEC CODE
MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	Pure Tin	PPF	
2.40	2.50	2.55	2.40	2.50	2.55	0.35	0.40	0.45	V	X	W(V)GGD-8

The products listed herein are designed for ordinary electronic applications, such as electrical appliances, audio-visual equipment, communications devices and so on. Hence, it is advisable that the devices should not be used in medical instruments, surgical implants, aerospace machinery, nuclear power control systems, disaster/crime-prevention equipment and the like. Misusing those products may directly or indirectly endanger human life, or cause injury and property loss.

MY-Semi Inc. will not take any responsibilities regarding the misuse of the products mentioned above. Anyone who purchases any products described herein with the above-mentioned intention or with such misused applications should accept full responsibility and indemnify. MY-Semi Inc. and its distributors and all their officers and employees shall defend jointly and severally against any and all claims and litigation and all damages, cost and expenses associated with such intention and manipulation.